

PAT-NO: JP404302406A

DOCUMENT-IDENTIFIER: JP 04302406 A

TITLE: MAGNETIC SENSOR

----- KWIC -----

Abstract Text - FPAR (2):

CONSTITUTION: A solid structure solenoid is a substrate junction type which is formed by joining a lower semiconductor substrate 1 and an upper substrate 4. The lower semiconductor substrate 1 has a deep groove 2 on a surface and a lower layer wiring 3 is formed in a surface layer part of each groove. The upper substrate 4 is provided with an upper layer wiring 5 on a surface. The lower layer wiring and the upper layer wiring are connected through a through-hole 6 and form a spiral solenoid. It can be used as an inductor element, a transformer, a magnetic detecting element and a magnetic field detecting element. A non- junction type is also possible wherein resin is buried inside a cavity without using an upper substrate. If a ferromagnetic material is buried in a cavity 2 of the groove to form 2 one- dimensional magnetic detecting element, and is arranged at right angles on a wafer surface, a two-dimensional magnetic field detecting device is formed. Meanwhile, if a V-shaped groove having a slant is formed on a surface of a semiconductor substrate and a one-dimensional magnetic detecting element is formed on the slant, a multidimensional magnetic field detecting device is realized. A Hall-type element and a solid structure solenoid are arranged at right angles as the one-dimensional magnetic detecting element to form a magnetic flux feedback type multidimensional magnetic detecting device.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-302406

(43)公開日 平成4年(1992)10月26日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 F 17/00	A	8123-5E		
G 0 1 R 33/02		8203-2G		
33/05		8203-2G		
33/06	H	8203-2G		
H 0 1 L 43/00		7342-4M		

審査請求 未請求 請求項の数11(全 6 頁)

(21)出願番号 特願平3-91468

(22)出願日 平成3年(1991)3月29日

(71)出願人 390014535

新技術事業団

東京都千代田区永田町2丁目5番2号

(72)発明者 中村哲郎

愛知県豊橋市北山町東浦2-1合同宿舍高師住宅3-404

(72)発明者 川人祥二

愛知県豊橋市西幸町笠松140-6 ミユキハイツ201号

(72)発明者 石田 誠

愛知県豊橋市野依台1-13-3

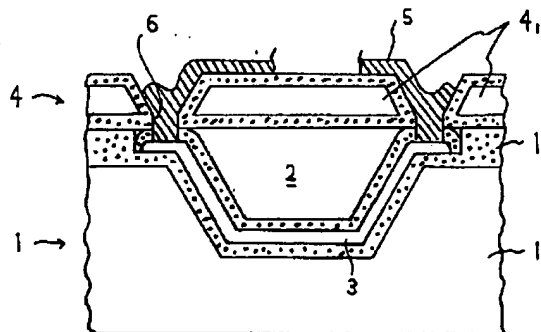
(74)代理人 弁理士 中村 尚

(54)【発明の名称】 磁気センサ

(57)【要約】

【目的】 立体構造ソレノイド、高感度な多次元磁気センサ並びに磁気検出素子を提供する。

【構成】 立体構造ソレノイドは、下側半導体基板1と上側基板4が接合された基板接合型で、下側半導体基板1は表面に深い溝2を有し各溝の表層部に下層配線3が形成され、上側基板4は表面に上層配線5が形成されて、下層配線と上層配線がスルーホール6を介して接続して螺旋状のソレノイドを形成した構成であり、インダクタ素子、トランス、磁気検出素子、磁界検出素子として利用できる。上側基板を用いずに空洞内に樹脂を埋め込んだ非接合型も可能である。溝の空洞2に強磁性材料を埋め込んで1次元磁気検出素子とし、これをウェハ面上で直交するように配置すると2次元磁界検出装置となる。一方、半導体基板の表面に斜面を有するV型の溝を形成し、この斜面上に1次元磁気検出素子を形成すると多次元磁気検出装置が実現される。この1次元磁気検出素子として、ホール型素子と立体構造ソレノイドを直交するように配置して磁束帰還型多次元磁気検出装置とする。



## 【特許請求の範囲】

【請求項1】 半導体基板の表面に深い溝を設けると共に各溝の表層部に下層配線が形成されており、一方、該半導体基板の上側に上層配線が形成されており、かつ、下層配線と上層配線がスルーホールを介して接続されて、螺旋状のソレノイドを形成していることを特徴とする半導体基板を用いた立体構造ソレノイド。

【請求項2】 前記半導体基板の上側に他の基板が接合された構造であって、該他の基板の表面に上層配線が形成されている請求項1に記載の立体構造ソレノイド。

【請求項3】 前記深い溝の空洞に磁性材料が埋め込まれている請求項1に記載の立体構造ソレノイド。

【請求項4】 請求項1に記載の深い溝の空洞に強磁性材料が埋め込まれていることを特徴とする1次元磁気検出素子。

【請求項5】 請求項4に記載の1次元磁気検出素子をウェハ面上で直交するように配置して、2次元磁界を検出可能にしたことを特徴とする立体構造ソレノイドを用いた2次元磁界検出装置。

【請求項6】 半導体基板の表面に斜面を有するV型の溝が形成されており、斜面上に1次元磁気検出素子が形成されていることを特徴とする多次元磁界検出装置。

【請求項7】 前記V型溝の斜面のうち、対向する1対の2斜面に1次元磁気検出素子が形成されて、2次元磁界を検出可能にした請求項6に記載の2次元磁界検出装置。

【請求項8】 前記V型溝の斜面のうち、対向する2対の4斜面に1次元磁気検出素子が形成されて、3次元磁界を検出可能にした請求項6に記載の3次元磁界検出装置。

【請求項9】 1次元磁気検出素子として、ホール型素子を用いる請求項6、7又は8に記載の多次元磁界検出装置。

【請求項10】 1次元磁気検出素子として、請求項4に記載の立体構造ソレノイドを用いる請求項6、7又は8に記載の多次元磁界検出装置。

【請求項11】 1次元磁気検出素子として、ホール型素子と、請求項4に記載の立体構造ソレノイドを直交するように配置した磁束帰還型多次元磁気検出装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体基板を用いた磁気センサに関し、より詳細には、高感度な磁気センサを可能にする立体構造ソレノイドと、更には、高感度な磁気検出素子並びに多次元磁界検出装置に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】現在の集積回路は、シリコン等の半導体基板上に作られ、殆どの場合、トランジスタを始めとする能動素子と受動素子として抵抗、コンデンサを用いて構成されている。もう

一つの受動素子であるインダクタは、マイクロ波用アナログICなどの特殊なICで用いられている。また、最近では、薄膜インダクタや薄膜トランスと呼ばれるものが、集積回路用受動素子として研究されている。このようなインダクタ素子は、すべて平面構造の素子であり、漏れ磁束が大きいなどの問題点もあり、実用化に対しては疑問視されている向きもある。

【0003】一方、ホール効果を利用した多次元磁界検出用半導体装置として、従来より、横型ホール素子と縦型ホール素子を同一の半導体基板上に集積回路と共に実現するものが研究されているが、縦型ホール素子と横型ホール素子の特性が大きく異なるため、感度の低い縦型ホール素子によって、全体として感度が制限されてしまう問題があった。

【0004】本発明の目的は、上記のソレノイドに関する従来技術の欠点を解消して、立体的な構造のソレノイドを提供することを目的とするものである。

【0005】本発明の他の目的は、上記の多次元磁気センサに関する従来技術の欠点を解消して、高感度な磁気検出素子を提供することを目的とするものである。

【0006】本発明の他の目的は、上記の多次元磁気センサに関する従来技術の欠点を解消して、高感度な多次元磁気センサを提供することを目的とするものである。

【0007】

【課題を解決するための手段】前記課題を解決するため、本発明者は、半導体基板を用いた立体的な構造のソレノイドの構成について研究を重ねると共に、半導体基板を用いた磁気検出素子並びにこれを利用した高感度な多次元磁気センサを可能にする手段について種々研究を重ねた結果、ここに本発明をなしたものである。

【0008】すなわち、本発明は、半導体基板の表面に深い溝を設けると共に各溝の表層部に下層配線が形成されており、一方、該半導体基板の上側に上層配線が形成されており、かつ、下層配線と上層配線がスルーホールを介して接続されて、螺旋状のソレノイドを形成していることを特徴とする半導体基板を用いた立体構造ソレノイドを要旨とするものである。

【0009】また、他の本発明は、前記深い溝の空洞に強磁性材料を埋め込んで、1次元磁気検出素子を構成したことを特徴とするものである。

【0010】更に、他の本発明は、この1次元磁気検出素子をウェハ面上で直交するように配置して、2次元磁界検出装置を構成したことを特徴とするものである。

【0011】更に、他の本発明は、半導体基板の表面に斜面を有するV型の溝が形成されており、斜面上に1次元磁気検出素子が形成されていることを特徴とする多次元磁界検出装置を要旨とするものである。

【0012】更に、他の本発明は、この多次元磁界検出装置において、1次元磁気検出素子として、ホール型素子と前記立体構造ソレノイドを直交するように配置し

て、磁束帰還型多次元磁気検出装置を構成したことを特徴とするものである。

【0013】以下に本発明を更に詳述する。

【0014】

【実施例1】まず、ソレノイドに係る本発明は、要するに、ソレノイドは十分大きな断面積を必要とするのに鑑みて、半導体基板に深い溝を形成した点を最も大きな特徴としている。この立体構造ソレノイドはインダクタ素子、トランス、磁気検出素子、磁界検出素子などとして利用できる。

【0015】立体構造ソレノイドの構成の一例（基板接合型）を図面を用いて説明する。図1はその断面構造を示し、図2はその平面構造を示している。

【0016】まず、下側基板1として半導体基板を使用する。半導体基板としては種々のものを使用できる。そして、ソレノイドでは十分大きな断面積を必要とするため、下側の半導体基板に深い溝2を形成する。このような溝の形成方法としては、各種のエッチング技術を利用できるが、その後の配線形成のためには適当な角度を持った斜面を形成するのが望ましく、この意味では、（100）面方位の単結晶半導体基板を用いて、（100）面と（111）面のエッチング速度の違いを利用した結晶異方性エッチングが有効である。なお、深い溝の空洞はそのままでも、或いは強磁性体、高透磁率材料等の磁性材料を埋め込むことも可能である。磁性材料を埋め込むには、上側基板を接合する前に埋め込む。

【0017】その後、溝の表層部に、下層配線3を形成する。このような配線としては、拡散層、多結晶シリコン、各種の高融点金属（W、Mo等）などを利用できる。配線を形成するためのリソグラフィとしては、立体的な構造上へのリソグラフィであるため、電子ビーム等を利用した直接描画法が有効である。

【0018】下層配線の形成後は、溝のある面上に、別の基板4を接合する。接合する基板としては、半導体基板やガラス基板などを用いる。接合した基板を適当な厚さまで薄くし、その上に上層配線5を形成する。上層の配線としてはアルミニウム等の金属薄膜を用いるのがよい。

【0019】上層配線3と下層配線5を接続するが、そのためには、上層配線の形成前にスルーホールと呼ばれる穴6を上側基板に形成する。上層配線と下層配線を図2に示すように接続することによって、螺旋状の立体構造ソレノイドが形成される。このようなソレノイドは、半導体基板上に作られるので、半導体集積回路と共に作成できる。

【0020】なお、上述の基板接合型に代えて、上側基\*

$$B = \left( \left( \frac{V_{H1} - V_{H2}}{2 \sin \alpha} \right)^2 + \left( \frac{V_{H1} + V_{H2}}{2 \cos \alpha} \right)^2 \right)^{1/2} / S_B \quad [T]$$

及び

【数2】

50

$$\theta = \tan^{-1} \left( \cos \alpha \frac{V_{H1} - V_{H2}}{V_{H1} + V_{H2}} \right) \quad [rad]$$

5

ようになる。このように2つの合成出力により、2次元磁界（ベクトル磁界）を検出する。図5は、この2次元磁界検出用半導体装置を基板の面に垂直な方向から見た図である。なお、

【0026】更には、図5に示すようにA、Bの他の各斜面にも1次元磁気検出用素子を設ければ、3次元磁界を検出する半導体装置も、2次元磁界検出用の場合と同様な原理により実現できる。

【0027】このような多次元磁界検出用半導体装置を従来方式と比較した場合、次のような特長がある。すなわち、(1)すべての1次元磁気検出素子をほぼ同一の特性とすることができる。この点、従来型の構造では、縦型ホール素子と横型ホール素子の特性が大きく異なるため、多次元磁界検出用半導体装置の感度は、感度の低い縦型ホール素子によって制限され、また各ホール素子の出力感度を揃えるための補正が複雑であった。(2)斜面上に形成した1次元磁気検出素子は、縦型ホール素子よりも高感度である。したがって、これを用いて構成した多次元磁界検出用半導体装置は、当然、従来のものよりも高感度なものとなる。

【0028】なお、上述の磁界の絶対値B及び角度 $\theta$ 等を演算するための信号処理用集積回路を、同一基板上に形成することができる。これにより、高性能な集積化磁気センサを実現できる。

【0029】

【実施例5】図4に示したホール素子型2次元磁界検出装置と、図1に示した立体構造ソレノイドを組み合わせることで図6及び図7に示す構成にすることにより、磁束帰環方式に基づく高感度な2次元磁気検出を行うことができる。

【0030】1次元磁気検出の場合の原理を図8に示す。この方式では、検出素子の出力を常にゼロに保つよう磁束をフィードバックする。したがって、入力磁界を直接測定する代わりに、フィードバック磁束を発生するための駆動電圧を検出出力とする。単に磁気センサ出力を増幅器で増幅するだけの方式では、センサや増幅器のオフセットやそのドリフトのために、増幅器のゲインをあまり大きくできない。このため、高感度化が困難であるが、磁束帰環方式においては、センサや増幅器のオフセット及びそのドリフトを含めて、磁気ゼロ点検出を行うため、増幅器のゲインを非常に大きく選ぶことができ、高感度な磁気検出が行える。

【0031】更には、図4に示した構成の2次元磁界検出装置を、図9に示すように、直交させて同一の基板上に構成すれば、3次元磁気検出も可能である。

【0032】

6

【発明の効果】以上説明したように、本発明によれば、半導体基板に形成した深い溝を利用した新規な立体ソレノイドを実現し得るので、インダクタ素子、トランス、磁気検出素子、磁界検出素子などとして利用でき、多次元磁界検出装置の実現も可能である。また、半導体基板に形成したV型溝を利用した多次元磁界検出装置は、高感度な多次元の磁界検出が可能となり、更には、立体構造ソレノイドとの併用により、高感度な磁気検出が可能となる。いずれも信号処理用集積回路を同一基板上に形成できるので、高性能な集積化磁気センサを実現できる。

【図面の簡単な説明】

【図1】立体構造ソレノイドの一例を示す断面図である。

【図2】図1に示す立体構造ソレノイドの平面図である。

【図3】2次元磁界検出装置における1次元磁気検出素子の配置を示す図である。

【図4】多次元磁界検出装置用半導体装置の一例である2次元磁界検出用の場合の断面構造を示す図である。

【図5】図4に示す2次元磁界検出用半導体装置を基板の面に垂直な方向から見た図である。

【図6】磁束帰環型2次元磁気検出装置における配置例を説明する平面図である。

【図7】磁束帰環型2次元磁気検出装置における配置例を説明する断面図である。

【図8】1次元磁気検出の場合の原理を説明する図である。

【図9】磁束帰環型3次元磁気検出装置における配置例を説明する図である。

【符号の説明】

1 下側半導体基板

1<sub>1</sub> Si

1<sub>2</sub> SiO<sub>2</sub>

2 深い溝（空洞又は埋め込まれた磁性材料）

3 下層配線

4 上側基板

5 上層配線

6 スルーホール

7 1次元磁気検出素子

10 半導体基板

11 V型溝

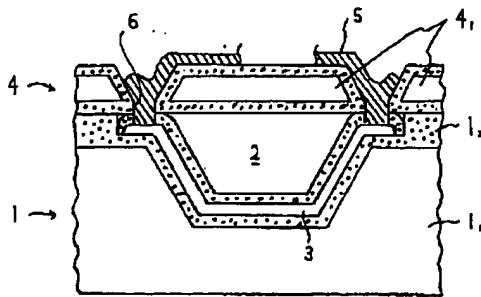
12 1次元磁気検出素子

13 導線

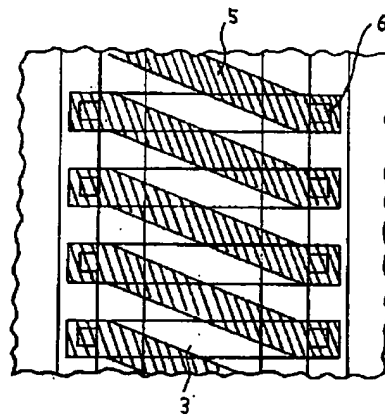
14 導線

20 2次元磁気検出装置

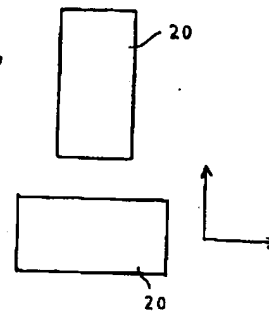
【図1】



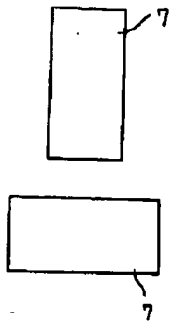
【図2】



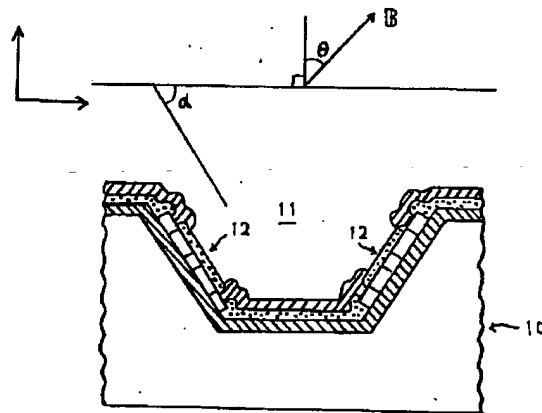
【図9】



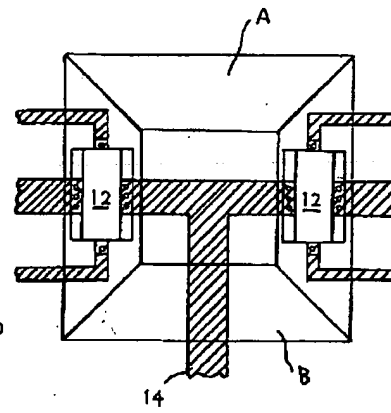
【図3】



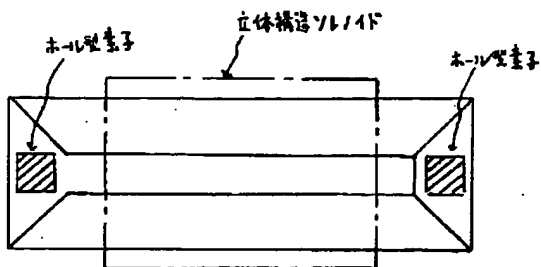
【図4】



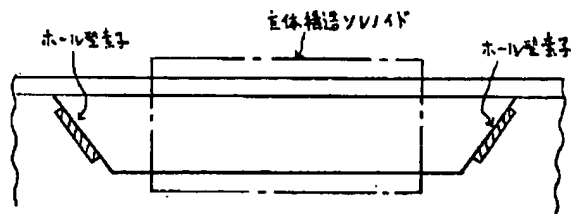
【図5】



【図6】



【図7】



【図8】

